

電路模擬分析 OrCAD 16.5

範例試卷

【 認證說明與注意事項 】

- 一、本項考試為操作題，所需總時間為 100 分鐘，時間結束前需完成所有考試動作。成績計算滿分為 100 分，合格分數為 70 分。
- 二、操作題為三大題，第一大題 20 分，第二大題 30 分，第三大題 50 分，共計 100 分。
- 三、操作題所需的檔案皆於 C:\ANS.CSF 資料夾內讀取。題目存檔方式，請依題目指示儲存於 C:\ANS.CSF 資料夾，測驗結束前必須自行存檔，並關閉 OrCAD 16.5，檔案名稱錯誤或未自行存檔者，均不予計分。
- 四、操作題每大題之各評分點彼此均有相互關聯，作答不完整，將影響各評分點之得分，請特別注意。題意內未要求修改之設定值，以原始設定為準，不需另設。
- 五、試卷內 0 為阿拉伯數字，O 為英文字母，作答時請先確認。所有滑鼠左右鍵位之訂定，以右手操作方式為準，操作者請自行對應鍵位。
- 六、有問題請舉手發問，切勿私下交談。

壹、操作題 100% (第一題 20 分、第二題 30 分、第三題 50 分)

請依照試卷指示作答並存檔，時間結束前必須完全跳離 OrCAD 16.5。

一. DUAL-SOURCE

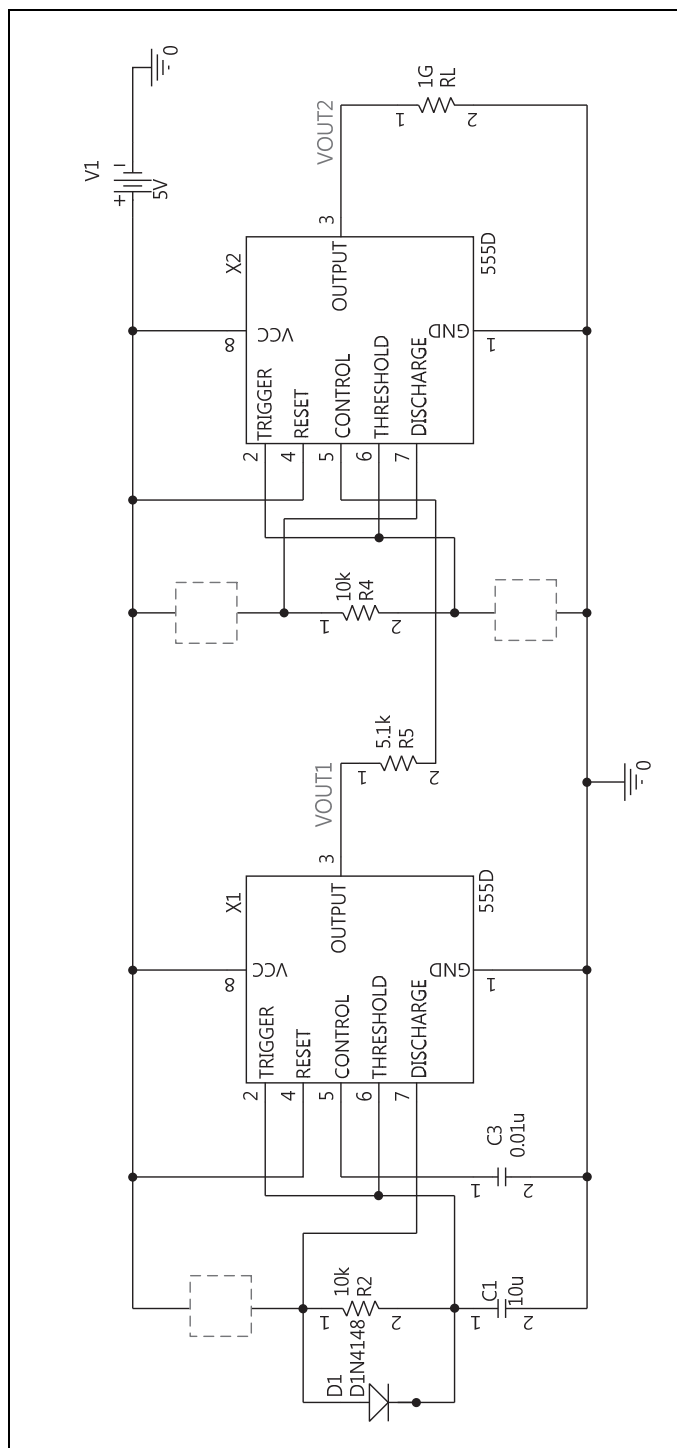
1. 作答須知：

- (1) 請至 C:\ANS.CSF\CA01 目錄開啓 **CAD01.opj**，依設計項目作答，完成之電路圖檔請以原路徑、原檔名儲存。
- (2) 使用元件快取 (Design Cache) 資料夾內的所需元件完成電路繪製。
- (3) PSpice 實際呈現之座標與格點會因波形視窗之縮放而略有不同。

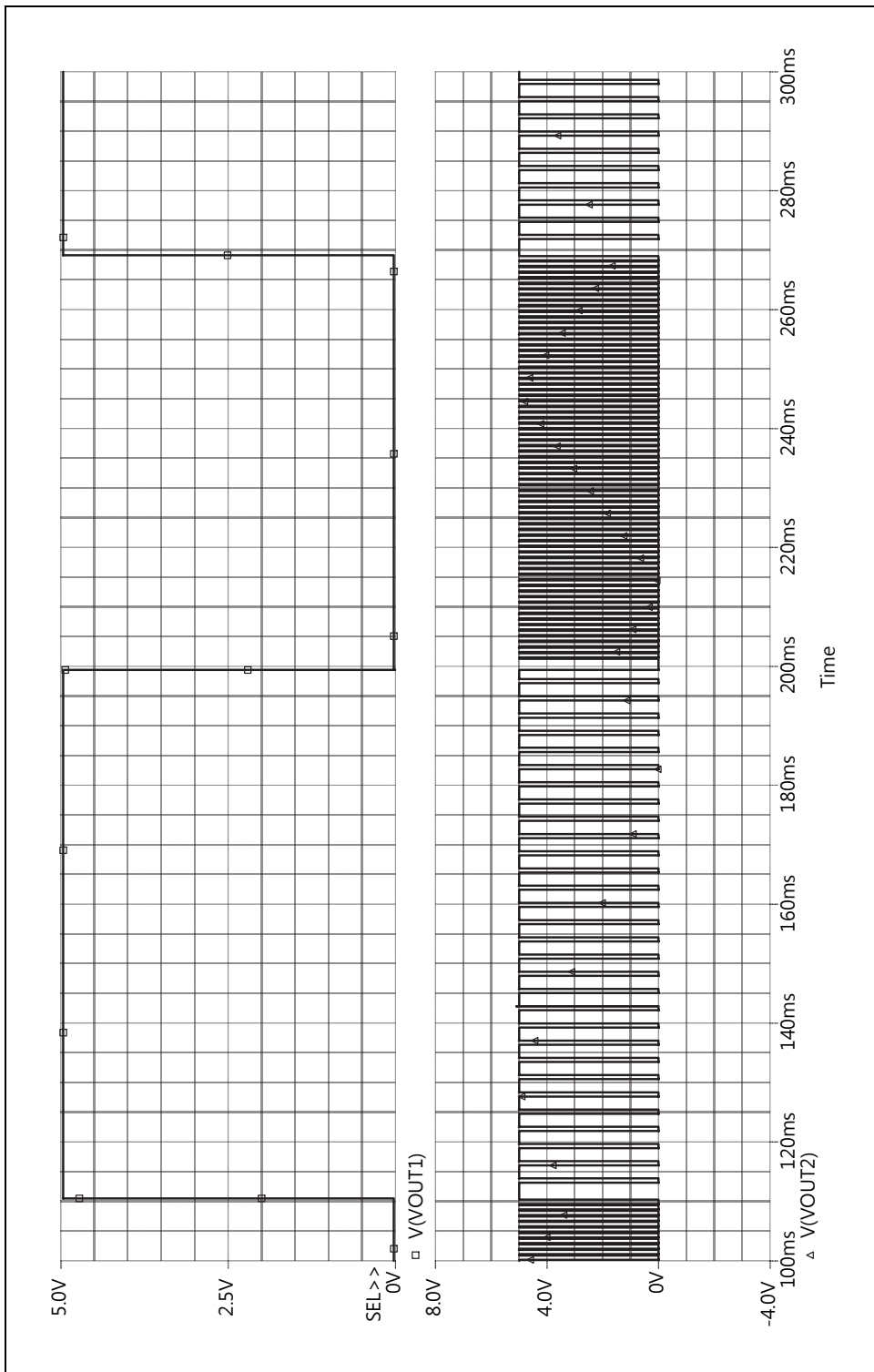
2. 設計項目：

- (1) 開啓 SCHEMATIC1 資料夾底下的 PAGE1 電路圖，參考【附圖一】完成電路繪製，圖面上需包含「VOUT1」與「VOUT2」兩個網路別名 (Net Alias)，均已用灰體字標註。
- (2) 執行時域 (Time Domain) 分析，間距設定為 100ms~300ms，Maximum Step Size 設定為 1ms。
- (3) 自行設計【附圖一】灰色虛框內的元件與元件值，之後執行模擬 (Run)，並選擇「Window/Copy to Clipboard/ make window and plot backgrounds transparent」，將以下兩條波形分開顯示在同一張圖上，並將圖形分別貼至 **Pic.doc** 檔裡所對應的描述之下。
 - A. 「VOUT1」顯示出之結果應與【附圖二】一致。
 - B. 「VOUT2」顯示出之結果應與【附圖二】一致。

3.輸出結果參考圖：



【附圖一】



【附圖二】

4. 評分項目：

設計項目	配 分	得 分
(1)	3	
(2)	1	
(3) A	10	
(3) B	6	
總 分	20	

二. 兩級 RC 阻容耦合放大器

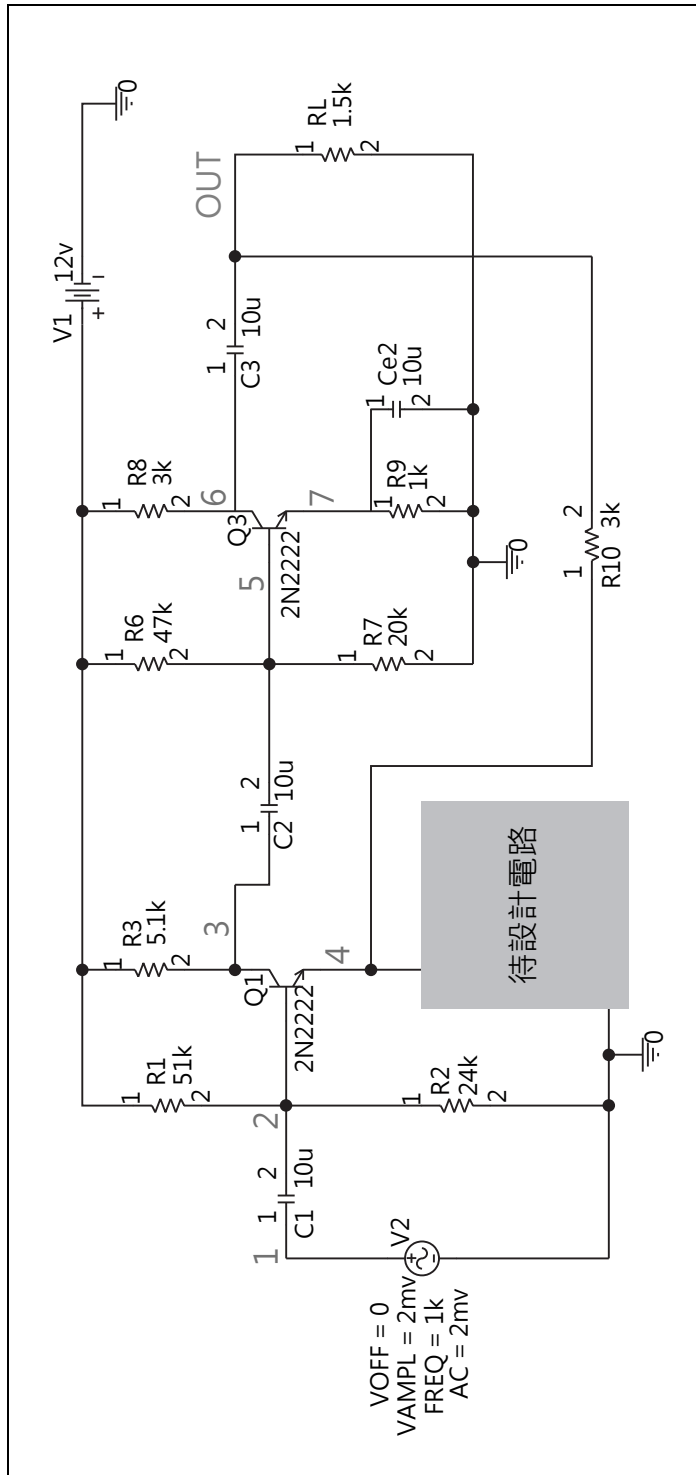
1. 作答須知：

- (1) 請至 C:\ANS.CSF\CA02 目錄開啓 **CAD02.opj**，依設計項目作答，完成之電路圖檔請以原路徑、原檔名儲存。
- (2) 使用元件快取 (Design Cache) 資料夾內的所需元件完成電路繪製。
- (3) PSpice 實際呈現之座標與格點會因波形視窗之縮放而略有不同。

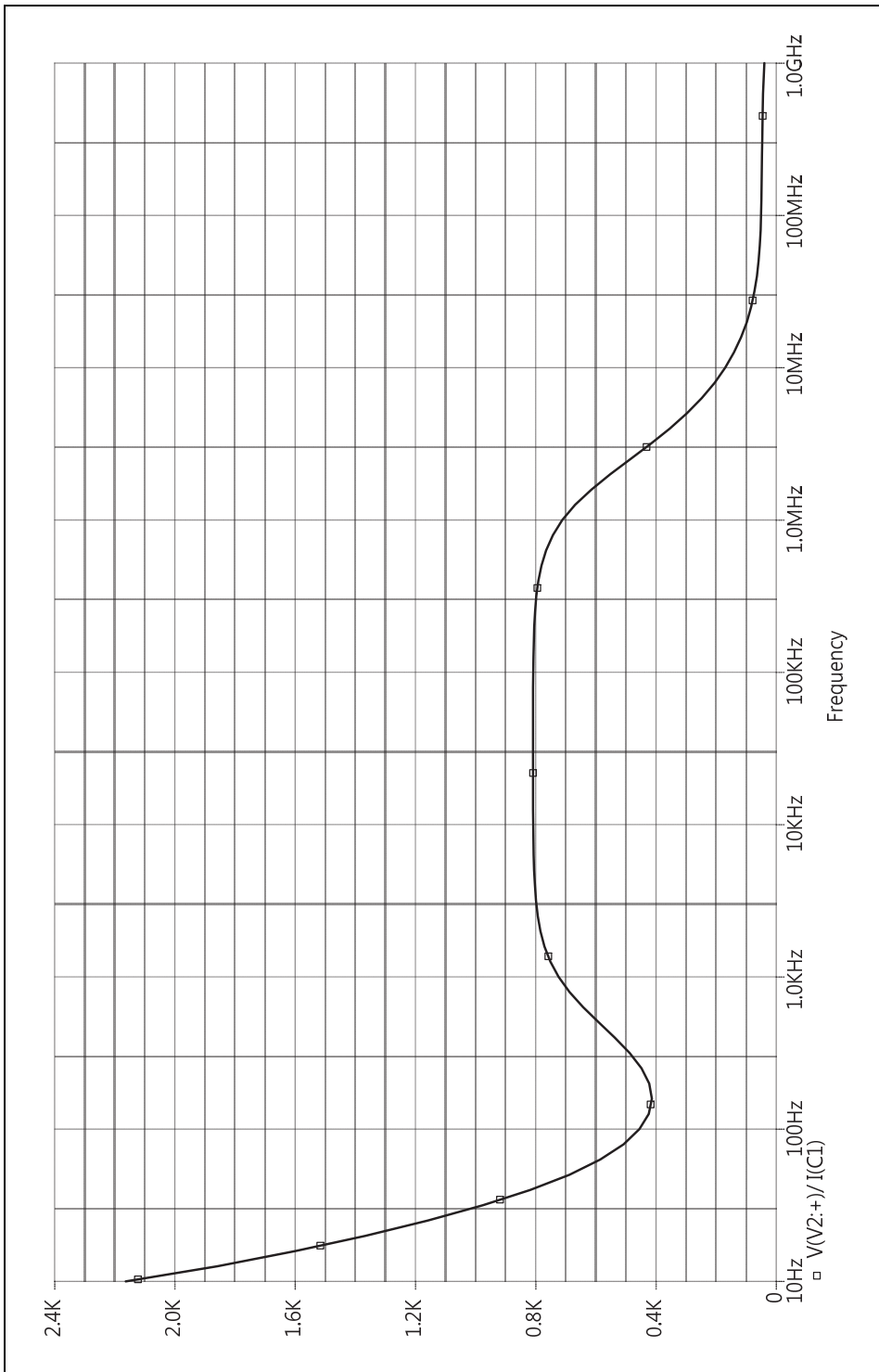
2. 設計項目：

- (1) 開啓 SCHEMATIC1 資料夾底下的 PAGE1 電路圖，參考【附圖一】完成電路繪製，圖面上需包含「1」~「8」與「OUT」九個網路別名 (Net Alias)，均已用灰體字標註。
- (2) 執行交流 (AC Sweep/Noise) 分析，頻率設定為 10Hz~1GHz，間距設定為 10 Points/Decade。
- (3) 自行設計【附圖一】灰色方框內的電路圖，之後執行模擬 (Run)，並選擇「Window/Copy to Clipboard/make window and plot backgrounds transparent」，將以下兩張波形圖形貼至 **Pic.doc** 檔裡所對應的描述之下。
 - A. 電路輸入阻抗 (R_i) 顯示出之結果應與【附圖二】一致。
 - B. 電壓增益 (A_v) 顯示出之結果應與【附圖三】一致。

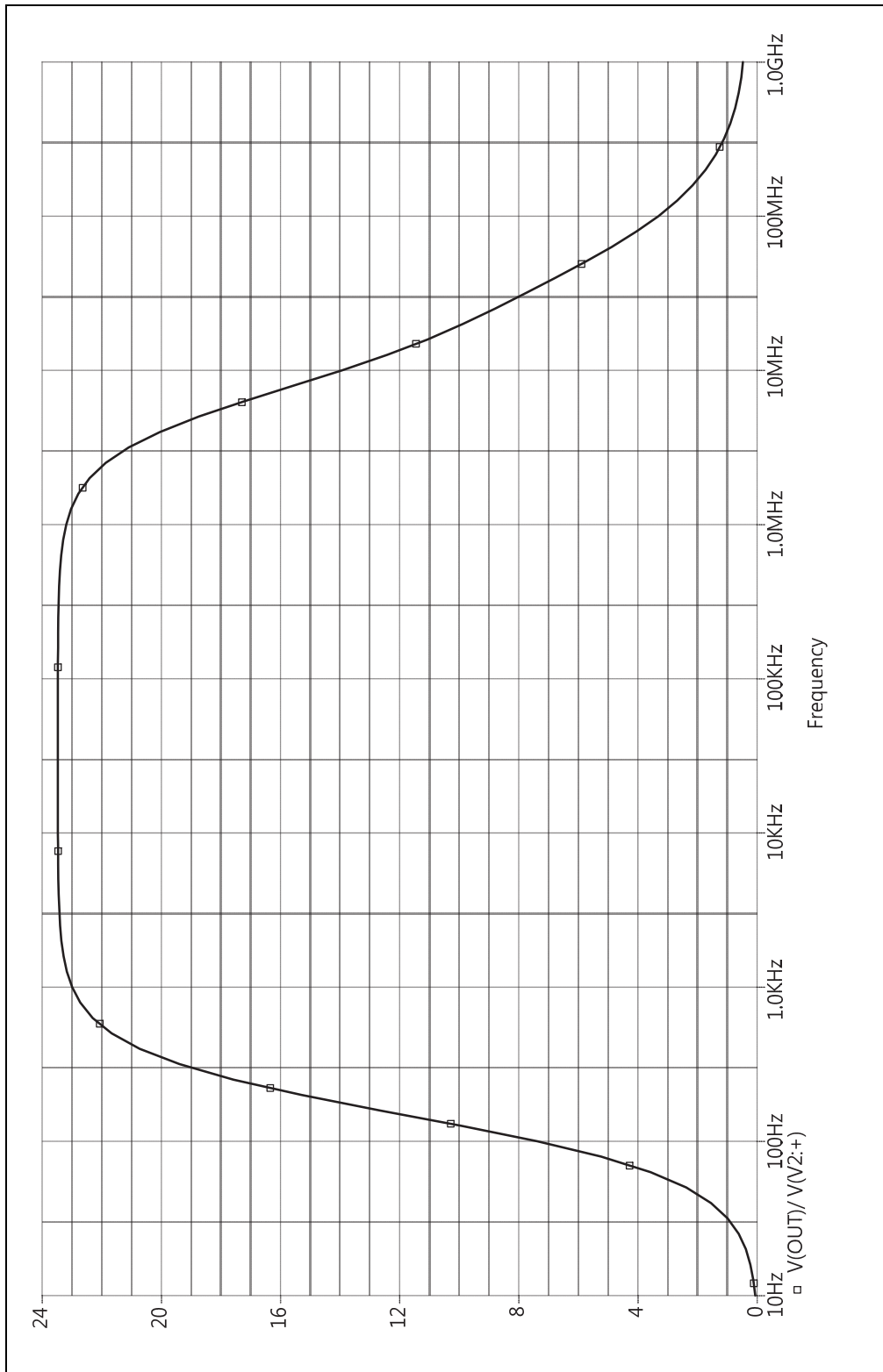
3. 輸出結果參考圖：



【附圖一】



【附圖二】



【附圖三】

4. 評分項目：

設計項目	配 分	得 分
(1)	6	
(2)	4	
(3) A	10	
(3) B	10	
總 分	30	

三. 解多工器之模擬分析

1. 作答須知：

- (1) 請至 C:\ANS.CSF\CA03 目錄開啓 **CAD03.opj**，依設計項目作答，完成之電路圖檔請以原路徑、原檔名儲存。
- (2) 使用元件快取 (Design Cache) 資料夾內的所需元件完成電路繪製。
- (3) PSpice 實際呈現之座標與格點會因波形視窗之縮放而略有不同。

2. 設計項目：

- (1) 開啓 SCHEMATIC1 資料夾底下的 PAGE1 電路圖，參考【附圖一】完成電路繪製，圖面上需包含「S1」、「S0」、「E」、「A」、「D0」、「D1」、「D2」、「D3」八個網路別名 (Net Alias)，均已用灰體字標註。
- (2) 執行時域 (Time Domain) 分析，間距設定為 0us ~100us，Maximum Step Size 設定為 20ns。
- (3) 自行設計【附圖一】灰色方框內的電路圖，之後執行模擬 (Run)，其中「S1」、「S0」、「E」、「A」、「D3」、「D2」、「D1」、「D0」訊號定義如下表所列：

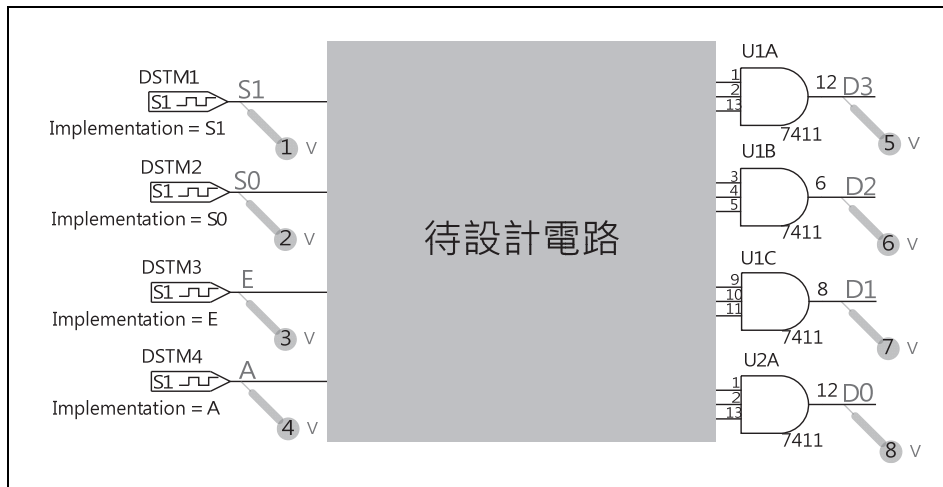
訊號名稱	訊號定義
S0、S1	二位元數位控制訊號：控制輸入訊號的輸出方向
E	致能 (Enable) 開關控制：控制輸入訊號可否傳遞至輸出
A	輸入訊號 (訊號頻率為 200kHz，需延遲 1us)
D0~D3	解多工器訊號

選擇「Window/Copy to Clipboard/make window and plot backgrounds transparent」，將以下八條波形顯示在同一張圖上，將圖形貼至 **Pic.doc** 檔裡所對應的描述之下。

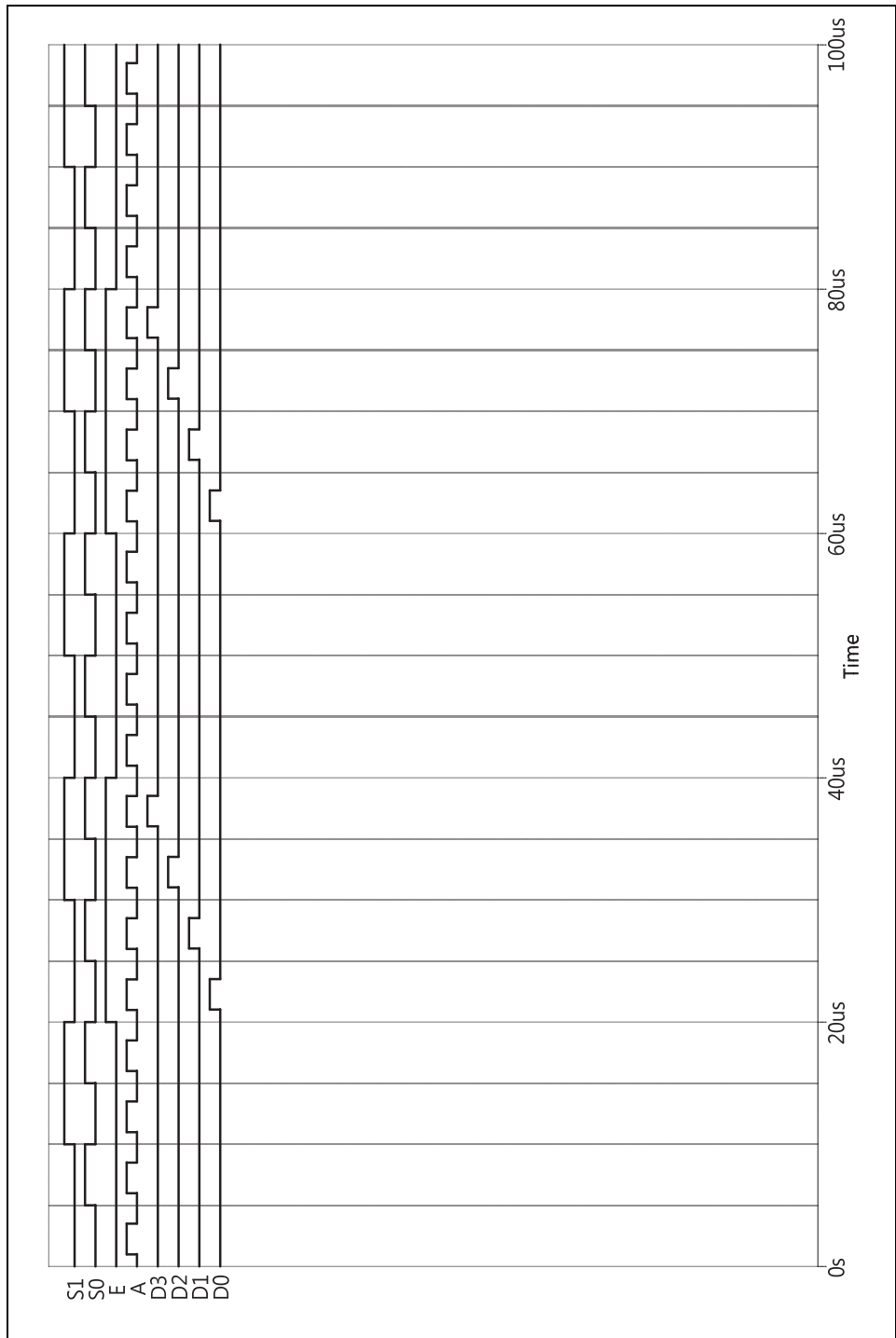
- A. 量測探棒 1 的訊號，顯示出之結果應與【附圖二】一致。
- B. 量測探棒 2 的訊號，顯示出之結果應與【附圖二】一致。
- C. 量測探棒 3 的訊號，顯示出之結果應與【附圖二】一致。

- D.量測探棒 4 的訊號，顯示出之結果應與【附圖二】一致。
- E.量測探棒 5 的訊號，顯示出之結果應與【附圖二】一致。
- F.量測探棒 6 的訊號，顯示出之結果應與【附圖二】一致。
- G.量測探棒 7 的訊號，顯示出之結果應與【附圖二】一致。
- H.量測探棒 8 的訊號，顯示出之結果應與【附圖二】一致。

3. 輸出結果參考圖：



【附圖一】



【附圖二】

4. 評分項目：

設計項目	配 分	得 分
(1)	3	
(2)	3	
(3) A	4	
(3) B	4	
(3) C	4	
(3) D	4	
(3) E	7	
(3) F	7	
(3) G	7	
(3) H	7	
總 分	50	